

FIȘA DISCIPLINEI

Denumirea disciplinei	STRUCTURI LOGICE PROGRAMABILE					
Codul disciplinei	508 SAEA	Semestrul	1	Numărul de credite	8	
Facultatea	ELECTRONICĂ, TELECOMUNICAȚII ȘI TEHNOLOGIA INFORMAȚIEI		Numărul orelor pe semestru			
Domeniul		Total	C	S	L	P
Specializarea		56	28	-	28	
Categoria formativă a disciplinei DF – fundamentală, DID – în domeniu, DS – de specialitate, DC – complementară					DS	
Categoria de opționalitate a disciplinei DI – impusă, DO – opțională, DL – liber aleasă (facultativă)					DO	
Discipline anterioare	Obligatorii (condiționare)	-				
	Recomandate	Circuite Integrate Logice Dispozitive și Circuite Electronice				
Obiective	Studiul principalelor familii de circuite logice programabile.					
Conținut (descriptori)	<ul style="list-style-type: none"> - Structuri logice programabile de complexitate redusă (PROM, PLA, PAL) - Tehnologii de programare - Circuite CPLD - Cicuite FPGA - Limbaj EASY-ABEL, VHDL 					
Sistemul de evaluare:						
Evaluarea finală*	Forma (E - examen, C - colocviu, VP - verificare pe parcurs)					E
	Probele evaluării prin E : Test scris cu întrebări închise					100 %;
Stabilirea notei finale (procentaje)	Evaluare finală prin examen					40%
	Evaluarea pe parcurs*	Activitatea la laborator				20%
		Teste pe parcurs				-
		Teme de casă [1]				40%
*) La toate formele de evaluare se precizează tipul: T - tradițional, CC - cu calculatorul, M – mixt.						
Titularul disciplinei	Gradul didactic, titlul, prenume, NUME					Semnătura
	Conf. dr. ing. Cleju Ioan					